

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 6 月 23 日 (23.06.2005)

PCT

(10) 国際公開番号
WO 2005/057641 A1

(51) 国際特許分類⁷: H01L 21/28, 29/417,
29/778, 33/00, H01S 5/042

(21) 国際出願番号: PCT/JP2004/018140

(22) 国際出願日: 2004 年 12 月 6 日 (06.12.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2003-409512 2003 年 12 月 8 日 (08.12.2003) JP

(71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 中山 達峰 (NAKAYAMA, Tatsuo) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 宮本 広信 (MIYAMOTO, Hironobu) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 安藤 裕二 (ANDO, Yuji) [JP/JP]; 〒1088001

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 井上 隆 (INOUE, Takashi) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 岡本 康宏 (OKAMOTO, Yasuhiro) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 葛原 正明 (KUZUHARA, Masaaki) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).

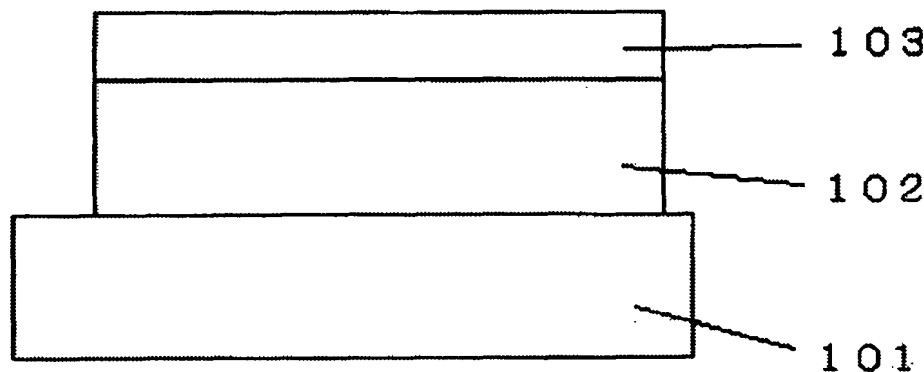
(74) 代理人: 宮崎 昭夫, 外 (MIYAZAKI, Teruo et al.); 〒1070052 東京都港区赤坂 1 丁目 9 番 2 0 号 第 1 6 興和ビル 8 階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

/続葉有/

(54) Title: ELECTRODE, METHOD FOR PRODUCING SAME AND SEMICONDUCTOR DEVICE USING SAME

(54) 発明の名称: 電極、その製造方法およびそれを用いた半導体素子



(57) Abstract: Disclosed is a technology for obtaining an electrode which has a low contact resistance and less surface roughness. Specifically disclosed is an electrode formed on top of a semiconductor film (101) which is characterized in that the electrode comprises a first metal layer (102) and a second metal layer (103) sequentially formed on top of the semiconductor film (101) in this order, and the first metal layer (102) is composed of Al while the second metal film (103) is composed of one or more metals selected from the group consisting of Nb, W, Fe, Hf, Re, Ta and Zr.

(57) 要約: 低接触抵抗を実現しつつ表面荒れの少ない電極が得られる技術を提供する。半導体膜 101 の上部に設けられる電極であって、この半導体膜 101 の上部にこの半導体膜の側から順に積層された第一金属層 102 と第二金属層 103 とを有し、この第一金属膜 102 が、Al からなり、この第二金属膜 103 が、Nb、W、Fe、Hf、Re、Ta および Zr からなる群より選ばれる 1 種以上の金属からなることを特徴とする電極。

WO 2005/057641 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書